

(51)Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 C	7/04		H 0 1 C	7/04
	1/02			1/02
	7/02			7/02
	17/00			17/00
	17/14			17/22

審査請求 未請求 請求項の数 4 O L (全 9 頁) 最終頁に続く

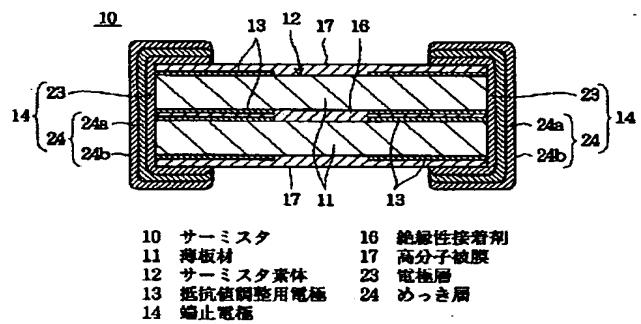
(21)出願番号 特願平8-74040	(71)出願人 000006264 三菱マテリアル株式会社 東京都千代田区大手町1丁目5番1号
(22)出願日 平成8年(1996)3月28日	(72)発明者 四元 孝二 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱マテリアル株式会社電子技術研究所内
	(72)発明者 樋口 由浩 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱マテリアル株式会社電子技術研究所内
	(72)発明者 森 修 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱マテリアル株式会社電子技術研究所内
	(74)代理人 弁理士 須田 正義

## (54)【発明の名称】 サーミスタ及びその製造方法

## (57)【要約】

【課題】抵抗値の調整範囲を広げることにより抵抗値及びB定数のサーミスタ特性の範囲を拡大することができ、低抵抗かつ高B定数という特性を得ることができ、更にマイクロクラック等の発生を防止することにより十分な機械的強度を得ることができる。

【解決手段】セラミック焼結体よりなる複数の薄板材11を積層接着することによりチップ状のサーミスタ素体12が形成され、サーミスタ素体の表面及び内部に複数の抵抗値調整用電極13が形成される。これらの電極はサーミスタ素体の端面に露出する。サーミスタ素体の両端面を含む両端部に設けられた端子電極14は抵抗値調整用電極に電気的に接続される。複数の薄板材が絶縁性接着剤16により積層接着され、サーミスタ素体の両端面を除くサーミスタ素体表面が絶縁性を有する高分子被膜17により被覆される。



## 【特許請求の範囲】

【請求項1】 セラミック焼結体よりなる複数の薄板材(11)を積層接着することによりチップ状に形成されたサーミスタ素体(12)と、前記サーミスタ素体(12)の表面及び内部に形成され前記サーミスタ素体(12)の端面に露出する複数の抵抗値調整用電極(13, 53)と、前記サーミスタ素体(12)の両端面を含む両端部に設けられ前記抵抗値調整用電極(13, 53)に電気的に接続された端子電極(14)とを備えたサーミスタにおいて、

前記複数の薄板材(11)が絶縁性接着剤(16)により積層接着され、

前記サーミスタ素体(12)の両端面を除く前記サーミスタ素体(12)表面が絶縁性を有する高分子被膜(17)により被覆されたことを特徴とするサーミスタ。

【請求項2】 複数の薄板材がMn, Co, Cu, Fe, Al及びNiを含む金属酸化物からなる群より選ばれた1種又は2種以上の金属酸化物を含有するセラミック焼結体であって、前記各薄板材毎に前記金属酸化物の組成比が異なるように構成された請求項1記載のサーミスタ。

【請求項3】 セラミック焼結体よりなる薄板材(11)の表面に所定の間隔をあけて互いに平行に多数の抵抗値調整用電極(13)を形成する工程と、

前記抵抗値調整用電極(13)が形成された薄板材(11)を絶縁性接着剤(16)により積層接着して積層体(18)を形成する工程と、

前記積層体(18)の表面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付積層体(19)を形成する工程と、

前記被膜付積層体(19)を前記抵抗値調整用電極(13)の長手方向に直交する方向に短冊状に切り出す工程と、

前記短冊状物(21)の切断面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付短冊状物(22)を形成する工程と、

前記被膜付短冊状物(22)を前記各抵抗値調整用電極(13)の幅方向の中央に沿ってそれぞれ切断することにより両端に前記抵抗値調整用電極(13)がそれぞれ露出するサーミスタ素体(12)を形成する工程と、

前記サーミスタ素体(12)の両端面及び前記複数の抵抗値調整用電極(13)の一端面を含む前記サーミスタ素体(12)の両端部に電極層(23)を形成する工程と、

前記電極層(23)の表面にめっき層(24)を形成して前記電極層(23)と前記めっき層(24)からなる端子電極(14)を形成する工程とを含むサーミスタの製造方法。

【請求項4】 セラミック焼結体よりなる薄板材(11)の表面に所定の間隔をあけて互いに平行に多数の抵抗値調整用電極(13)を形成する工程と、

前記抵抗値調整用電極(13)が形成された薄板材(11)を絶縁性接着剤(16)により積層接着して積層体(18)を形成する工程と、

前記積層体(18)を前記抵抗値調整用電極(13)の長手方向に直交する方向に短冊状に切り出す工程と、

前記短冊状物(21)の表面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付短冊状物(22)を形成する工程と、

前記被膜付短冊状物(22)を前記各抵抗値調整用電極(13)の幅方向の中央に沿ってそれぞれ切断することにより両端に前記抵抗値調整用電極(13)がそれぞれ露出するサーミスタ素体(12)を形成する工程と、

前記サーミスタ素体(12)の両端面及び前記複数の抵抗値調整用電極(13)の一端面を含む前記サーミスタ素体(12)の両端部に電極層(23)を形成する工程と、

前記電極層(23)の表面にめっき層(24)を形成して前記電極層(23)と前記めっき層(24)からなる端子電極(14)を形成する工程とを含むサーミスタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、各種の電子機器の温度補償用サーミスタや表面温度測定用センサに適する

20 サーミスタ及びその製造方法に関する。更に詳しくはプリント回路基板等に表面実装されるサーミスタ及びその製造方法に関するものである。

## 【0002】

【従来の技術】 この種のサーミスタの製造方法として、本出願人は、セラミック焼結体よりなる薄板材の表面に導電性ペーストを帯状に印刷して抵抗値調整用電極を形成し、上記薄板材を抵抗値調整用電極の長手方向に直交する方向に切断して短冊状物を作製し、この短冊状物を抵抗値調整用電極の幅方向の中心線に沿って切断することにより両端に上記抵抗値調整用電極の一端がそれぞれ位置するチップ状のサーミスタ素体を作製し、更にこのサーミスタ素体の両端面に抵抗値調整用電極と電気的に接続される端子電極を形成するチップ型サーミスタの製造方法を特許出願した(特開平4-127401)。

30 【0003】 このチップ型サーミスタは具体的には次の方法により製造される。先ずセラミック焼結体よりなる薄板材の両面又は片面に導電性ペーストを帯状に間隔をあけて、スクリーン印刷法やロール転写印刷法等にて印刷した後乾燥することにより、多数列の抵抗値調整用電極を形成する。次いでこの薄板材の両面にガラス等の絶縁性無機物を含んだペーストを印刷、吹付け又は浸漬した後焼成することにより、絶縁性無機物層を形成する。この両面が絶縁性無機物層により被覆された薄板材を上記抵抗値調整用電極の長手方向と直交する方向に短冊状に切り出した後、短冊状物の切断面に絶縁性無機物を含んだペーストを印刷、吹付け又は浸漬して焼成することにより、上記切断面に絶縁性無機物層を形成する。次にこの短冊状物をその長手方向に直交する方向に切断することにより、チップ状のサーミスタ素体を作製し、この

40 サーミスタ素体の切断面である両端面を含む両端部に導

50

電性ペーストを塗布し焼成することにより、焼付け電極層を形成する。更にこの焼付け電極層の表面にめっき層を形成することにより、両端部に焼付け電極層とめっき層からなる端子電極を有するチップ型サーミスタを得る。

【0004】このように構成されたチップ型サーミスタの製造方法では、スクリーン印刷法やロール転写印刷法等により薄板材の表面に抵抗値調整用電極を形成したので、抵抗値調整用電極を電極ペースト中にサーミスタ素体を浸漬して行う方法より、その寸法精度は高い。この結果、高精度の抵抗値調整用電極を形成できるので、抵抗値調整用電極間の間隔も高寸法精度で形成できる。また上記抵抗値調整用電極はセラミック焼結体、即ち、既に焼結された薄板材に形成されるため、薄板材の焼成収縮による寸法精度のばらつきの発生を防止できるようになっている。

【0005】一方、両面に抵抗値調整用電極を有する薄板材を積層し、これらの抵抗値調整電極の各々が並列に接続されるように上記抵抗値調整用電極を端子電極に接続して取出した積層形サーミスタが開示されている（特公昭50-11585）。この積層形サーミスタでは、サーミスタのB定数を変えることなく初期抵抗値を小さくすることができる。即ち、初期抵抗値が小さくしかもB定数の大きいサーミスタを得ることができるようになっている。

【0006】この積層形サーミスタの製造方法を、本出願人の出願したサーミスタ（特開平6-231906）の明細書及び図面に基づいて説明する。先ずセラミックグリーンシート上面に導電性ペーストを印刷乾燥し抵抗値調整用電極を形成した後、複数のグリーンシートを積み重ねてシート状の積層体にし、この積層体を焼成して焼結シートを作る。次いでこの焼結シートの両面にガラスペーストを印刷して焼成することにより絶縁性の結晶化ガラスからなるガラス層を形成する。次に両面がガラス層で被覆された焼結シートを電極の列方向と直交する方向に短冊状に切断した後、この短冊状物の両側の切断面上に上記と同様にガラスペーストを印刷焼成して結晶化ガラスからなるガラス層を形成する。次に上記切断面と垂直な方向にかつ電極の幅方向の中心線に沿ってこの短冊状物を細かく切断してサーミスタ素体を作る。このサーミスタ素体の切断面を包むようにサーミスタ素体の両端部に導電性ペーストを塗布し、焼成して電極層を形成する。更にこの焼付け電極層を下地電極層としてこの表面にめっき層を形成して焼付け電極層とめっき層からなる端止電極を有する積層形サーミスタを得る。

#### 【0007】

【発明が解決しようとする課題】しかし、上記従来のチップ型サーミスタの製造方法では、抵抗値調整用電極がサーミスタ素体の互いに対向する2つの側面にのみ形成されているため、サーミスタの抵抗値を減少するのに限

度がある。この結果、サーミスタ特性（抵抗値とB定数の組合せ）の範囲が比較的狭くなるため、近年開発の要望が増大している低抵抗かつ高B定数のサーミスタを得ることができない問題点があった。また、上記従来のチップ型サーミスタの製造方法では、薄板材の表面にガラス等の絶縁性無機物層を形成した状態で薄板材を短冊状に切り出すため、薄板材及び絶縁性無機物層の熱膨張係数の違いに起因する熱応力（この熱応力は内部に残留する。）により、上記切り出し時に薄板材又は絶縁性無機物層にマイクロクラック等が発生し、チップ型サーミスタの機械的強度を十分に得られない問題点があった。この結果、耐基板曲げ性試験や温度サイクル試験等のチップ型サーミスタの強度に関する信頼性試験についても十分な性能が得られない問題点もあった。

【0008】一方、上記従来の積層形サーミスタでは、グリーンシートと導電性ペーストとが同時焼成されるため、焼成時のグリーンシート又は導電性ペーストの収縮によるばらつき等の影響を受けて十分な寸法精度が得られず、サーミスタの抵抗値にばらつきが発生する問題点があった。また、上記従来の積層形サーミスタでは、サーミスタ素体の表面を被覆するガラス層が比較的高温で焼成されるため、サーミスタ素体の特性を変動させる問題点があった。

【0009】本発明の目的は、抵抗値の調整範囲を広げることにより抵抗値及びB定数のサーミスタ特性の範囲を拡大することができ、低抵抗かつ高B定数という特性を容易に得ることができ、更にマイクロクラック等の発生を防止することにより十分な機械的強度を得ることができるサーミスタ及びその製造方法を提供することにある。本発明の別の目的は、抵抗値のばらつきを抑えることによりサーミスタ本来の機能精度を向上でき、サーミスタ素体表面を被覆する被膜の加熱硬化時にサーミスタ特性の変動を小さくすることができるサーミスタ及びその製造方法を提供することにある。

#### 【0010】

【課題を解決するための手段】請求項1に係る発明は、図6に示すように、セラミック焼結体よりなる複数の薄板材11を積層接着することによりチップ状に形成されたサーミスタ素体12と、サーミスタ素体12の表面及び内部に形成されサーミスタ素体12の端面に露出する複数の抵抗値調整用電極13と、サーミスタ素体12の両端面を含む両端部に設けられ抵抗値調整用電極13に電気的に接続された端子電極14とを備えたサーミスタの改良である。その特徴ある構成は、複数の薄板材11が絶縁性接着剤に16より積層接着され、サーミスタ素体12の両端面を除くサーミスタ素体12表面が絶縁性を有する高分子被膜17により被覆されたところにある。

【0011】このサーミスタでは、サーミスタ素体12の表面及び内部に抵抗値調整用電極13を有する構造で

あるため、抵抗値を調整する、即ち抵抗値を容易に減少でき、低抵抗かつ高B定数のサーミスタ特性を有するサーミスタ10を比較的容易に得ることができる。またサーミスタ素体12表面が比較的低温で加熱硬化可能な高分子被膜17により被覆されるため、サーミスタ素体12への熱負荷が小さく、抵抗値及びB定数のサーミスタ特性の変動を小さくすることができる。

【0012】請求項2に係る発明は、請求項1に係る発明であって、更に複数の薄板材がMn, Co, Cu, Fe, Al及びNiを含む金属酸化物からなる群より選ばれた1種又は2種以上の金属酸化物を含有するセラミック焼結体であって、各薄板材毎に金属酸化物の組成比が異なるように構成されたことを特徴とする。

【0013】請求項3に係る発明は、図1及び図6に示すように、セラミック焼結体よりなる薄板材11の表面に所定の間隔をあけて互いに平行に多数の抵抗値調整用電極13を形成する工程と、抵抗値調整用電極13が形成された薄板材11を絶縁性接着剤16により積層接着して積層体18を形成する工程と、積層体18の表面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付積層体19を形成する工程と、被膜付積層体19を抵抗値調整用電極13の長手方向に直交する方向に短冊状に切り出す工程と、短冊状物21の切断面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付短冊状物22を形成する工程と、被膜付短冊状物22を各抵抗値調整用電極13の幅方向の中央に沿ってそれぞれ切断することにより両端に抵抗値調整用電極13がそれぞれ露出するサーミスタ素体12を形成する工程と、サーミスタ素体12の両端面及び複数の抵抗値調整用電極13の一端面を含むサーミスタ素体12の両端部に電極層を形成する工程と、電極層の表面にめっき層を形成して電極層とめっき層からなる端子電極14を形成する工程とを含むサーミスタの製造方法である。このサーミスタの製造方法では、絶縁性高分子ペーストを塗布する工程が1回で済むので、上記請求項3に係るサーミスタの製造方法より、サーミスタ70の生産性が向上する。

10

## 【0016】

【発明の実施の形態】次に本発明の第1の実施の形態を図面に基づいて詳しく説明する。図6に示すように、本発明のサーミスタ10はセラミック焼結体よりなる2枚の薄板材11, 11を積層接着することによりチップ状に形成されたサーミスタ素体12と、サーミスタ素体12の表面及び内部に形成された8枚の抵抗値調整用電極13と、サーミスタ素体12の両端面を含む両端部に設けられた一対の端子電極14, 14とを備える。8枚の抵抗値調整用電極13はサーミスタ素体12の両端面のうちのいずれか一方の端面に露出し、一対の端止電極14, 14は抵抗値調整用電極13に電気的に接続される。本実施の形態の特徴ある構成は、2枚の薄板材11, 11が絶縁性接着剤16により積層接着され、サーミスタ素体12の両端面を除くサーミスタ素体12表面が絶縁性を有する高分子被膜17により被覆されたところにある。なお、薄板材を3枚以上積層接着してもよく、抵抗値調整用電極は所望の抵抗値を得るために7枚以下又は9枚以上形成してもよい。

30

【0017】このように構成されたサーミスタの製造方法を図1～図6を用いて説明する。

## (ア) セラミック焼結体からなる薄板材11の作製

先ずMn, Co, Cu, Fe, Al, Ni等の金属の酸化物粉末を1種又は2種以上、金属原子比が所定の割合になるようにそれぞれ秤量し、ボールミル等により5～20時間混合して、脱水し乾燥する。次いでこの混合物を大気圧下500～1000℃で1～10時間仮焼し、再びボールミル等で粉碎して、脱水し乾燥する。次にこの粉碎物に有機系結合材等を加え、スプレードライヤ等を用いて上記粉碎物の粒径が30～200μm程度になるように造粒し、油圧プレス等により直方体に圧縮成形

50

【0015】請求項4に係る発明は、図8に示すように、セラミック焼結体よりなる薄板材11の表面に所定

する。更にこの成型物を大気圧下1000～1300℃で2～10時間焼成して、所定の寸法のセラミック焼結ブロックを作製し、このブロックをバンドソー等を用いて所定の厚さに切断することにより、薄板材11を作製する(図1(a))。

**【0018】(d) 薄板材11の表面への抵抗値調整用電極13の形成**

上記薄板材11の両面に幅0.2～3.0mmの帯状の導電性ペーストを幅方向に0.1～0.82mmの間隔をあけて印刷し乾燥する。このとき薄板材11の両面の導電性ペーストが薄板材11を挟んで互いに対向するよう印刷する。この薄板材11を大気圧下750～850℃で保持し、厚さ3～15μmの多数列の抵抗値調整用電極13を薄板材11の両面に形成する(図1(a)及び図2)。なお、導電性ペーストとしてはAgペーストやAg-Pdペースト等が用いられ、この導電性ペーストは薄板材の両面ではなく片面に印刷してもよい。またAu等のレジネートペーストを用いて厚さ0.1～1μmの薄膜電極を形成してもよい。

**【0019】(e) 複数の薄板材11の積層接着**

抵抗値調整電極13を形成した薄板材11を複数枚用意し、これらの薄板材11に形成された抵抗値調整用電極13のパターンがそれぞれ所定の位置になるように位置決めして積重ね、絶縁性接着剤16により積層接着して積層体18を形成する(図1(b)及び図3)。絶縁性接着剤16としてはエポキシ系接着剤等の熱硬化性の接着剤を用いることが好ましい。また上記接着を確実にするために、接着剤16の硬化前に積層された複数の薄板材11に所定の圧力を加えることが好ましい。

**(f) 積層体18表面の高分子被膜17による被覆**

上記積層体18の両面に高分子ペーストをスクリーン印刷法等により印刷し乾燥した後、所定雰囲気中200～250℃で10～30分間加熱して硬化することにより、高分子被膜17により被覆された被膜付積層体19を形成する(図1(c)及び図4)。高分子ペーストとしては、熱硬化性のエポキシ系ペースト等を用いることが好ましい。

**【0020】(g) 被膜付積層体19の切断**

上記被膜付積層体19をダイシングマシン等により抵抗値調整用電極13の長手方向に直交する方向に幅0.38～0.45mmの短冊状に切り出す(図1(d))。

**(h) 短冊状物21の切断面の高分子被膜17による被覆**  
上記短冊状物21の切断面に上記と同様に高分子ペーストをスクリーン印刷法等により印刷し乾燥後、所定雰囲気中200～250℃で10～30分間加熱して硬化することにより、高分子被膜17により被覆された被膜付短冊状物22を形成する(図1(e))。高分子ペーストとしては、上記と同一種類の熱硬化性のエポキシ系ペースト等を用いることが好ましい。

**【0021】(i) 被膜付短冊状物22の切断**

上記被膜付短冊状物22を各抵抗値調整用電極13の幅方向の中央に沿って短冊状物22の長手方向に直交する方向に、ダイシングマシン等を用いてチップ状に切断する(図1(f)及び図5)。この切断により、両端に抵抗値調整用電極13の一端面がそれぞれ露出するサーミスタ素体12が得られる。このサーミスタ素体12の長さは0.88～0.94mmの範囲に形成されることが好ましい。

**(j) サーミスタ素体12の両端部への端子電極14の形成**

先ず上記チップ状のサーミスタ素体12の両端面及び抵抗値調整用電極13の一端面を含むサーミスタ素体12の両端部に貴金属粉末を含む樹脂系フリットの導電性ペーストを塗布して加熱硬化することにより、電極層23を形成する。次に電極層23を下地電極層としてこの表面にめっき層24を形成して、電極層23とめっき層24からなる端子電極14を有するチップ型のサーミスタ10を得る(図1(g)、図6)。

**【0022】図7は本発明の第2の実施の形態を示す。**  
図7において図6と同一符号は同一部品を示す。この実施の形態では、サーミスタ50の薄板材11の両面に形成された抵抗値調整用電極53のパターンが薄板材11の表及び裏で異なる位置に形成される。即ち薄板材11の表に形成された抵抗値調整用電極53はサーミスタ素体12の一端に露出し、薄板材11の裏に形成された抵抗値調整用電極53はサーミスタ素体12の他端に露出するように形成され、これらの抵抗値調整用電極53は互いに重なる部分を有する。上記以外は第1の実施の形態と同一に構成される。なお、上記抵抗値調整用電極は、サーミスタの抵抗値を所望の値にするために、様々なパターン及び枚数に適宜変更できる。従って上記第1及び第2実施の形態のパターンに限定されるものではない。

**【0023】図8は本発明の第3の実施の形態を示す。**  
図8において図1と同一符号は同一部品を示す。この実施の形態では、上記第1の実施の形態の(η)～(ι)の工程により得られた積層体18(図8(b))を抵抗値調整用電極13の長手方向に直交する方向に所定の幅で短冊状71に切り出した後に(図8(c))、この短冊状物71の表面に絶縁性高分子ペーストを塗布して乾燥し更に焼成することにより、被膜付短冊状物22が形成される(図8(d))。この被膜付短冊状物22をチップ状に切断する工程から以降は上記第1の実施の形態の(η)及び(ι)の工程と同一である。このように製造されたサーミスタ70では、絶縁性高分子ペーストを塗布して乾燥し更に焼成する工程が1回で済むので、上記第1の実施の形態の製造方法より製造工数を低減でき、生産性を向上できる。

**【0024】**

**【実施例】** 次に本発明の実施例を比較例とともに詳しく

説明する。

＜実施例1＞図1～図6に示すように、次の方法で製造されたサーミスタ10を実施例1とした。先ず炭酸マンガン、炭酸コバルト、酸化銅を出発原料とし、これらを金属原子比が所定の割合になるようにそれぞれ秤量し、ボールミルで16時間均一に混合して、脱水し乾燥した。この混合物を大気圧下900℃で2時間仮焼し、再びボールミルで粉碎して、脱水し乾燥した。この粉碎物に有機系結合材を加え、スプレードライヤにより粉碎物の粒径が60μm程度になるように造粒し、油圧プレスにより直方体に圧縮成形した。この成型物を大気圧下1100℃で4時間焼成し、縦、横及び厚さがそれぞれ35mm、50mm及び10mmのセラミック焼結ブロックを作製し、このブロックをバンドソーで切断して、縦、横及び厚さが35mm、50mm及び0.20mmの薄板材11を作製した（図1（a））。

【0025】次いでこの薄板材11の両面に幅2.7mmの帯状のAgペーストを幅方向に0.20mmの間隔をあけてスクリーン印刷法により印刷し乾燥した。このとき薄板材11の両面のAg性ペーストが薄板材11を挟んで互いに対向するように印刷した。この薄板材11を大気圧下820℃で保持して、上記Agペーストを薄板材11に焼付けることにより、厚さ約10μmの多数列の抵抗値調整用電極13を形成した（図1（a）及び図2）。この抵抗値調整電極13を形成した2枚の薄板材11をこれらの薄板材11に形成された抵抗値調整用電極13が互いに対向するように正確に位置決めし、エポキシ系接着剤等の熱硬化性の絶縁性接着剤16により積層接着して積層体18を形成した（図1（b）及び図3）。このとき上記接着を確実にするために、接着剤16の硬化前に積層された2枚の薄板材11に所定の圧力を加えた。この積層体18の両面に高分子ペーストであるエポキシ系ペーストをスクリーン印刷法により印刷し乾燥した後、大気圧中250℃で20分間加熱して硬化することにより、高分子被膜17により被覆された被膜付積層体19を形成した（図1（c）及び図4）。

【0026】次にこの被膜付積層体19をダイシングマシンにより抵抗値調整用電極13の長手方向に直交する方向に幅0.42mmの短冊状に切り出し（図1（d））、この短冊状物21の切断面に上記と同様に高分子ペーストをスクリーン印刷法により印刷し乾燥後、\*

\*大気圧中250℃で20分間加熱して硬化することにより、高分子被膜17により被覆された被膜付短冊状物22を形成した（図1（e））。この被膜付短冊状物22を各抵抗値調整用電極13の幅方向の中央に沿って短冊状物22の長手方向に直交する方向に、ダイシングマシンを用いてチップ状に切断し、長さ0.92mmのチップ状のサーミスタ素体12を作製した（図1（f）及び図5）。このサーミスタ素体12の両端には抵抗値調整用電極13の一端面がそれぞれ露出した。

10 【0027】更にサーミスタ素体12の両端面及び抵抗値調整用電極13の一端面を含むサーミスタ素体12の両端部にエポキシ系フリットのAg電極ペーストをディッピング法により塗布した後、250℃に30分間加熱硬化することにより、サーミスタ素体12の両端部に電極層23を形成した。上記電極層23の表面にめっき層24を形成した（図6）。めっき層24は上記電極層23の表面に電解バレル法により形成された厚さ2~5μmのNiめっき層24aと、Niめっき層24aの表面に形成された厚さ3~7μmのはんだめっき層24bとを有する。このようにして図1（g）及び図6に示すチップ型のサーミスタ10を得た。

【0028】＜比較例1＞図示しないが、上記実施例1のサーミスタ素体と同一寸法のサーミスタ素体を单一の薄板材により形成し、このサーミスタ素体の上面及び下面の2面に上記実施例1の抵抗値調整用電極を形成したことを除いて、上記実施例1と同一に製造したサーミスタを比較例1とした。即ちこの比較例1のサーミスタの内部には抵抗値調整用電極は形成されていない。

30 【0029】＜比較例2＞図示しないが、上記比較例1のサーミスタ素体の上面及び下面に抵抗値調整用電極を形成しないことを除いて、上記比較例1と同様に製造したサーミスタを比較例2とした。即ちこの比較例2のサーミスタには抵抗値調整用電極は全く形成されていない。

【0030】＜比較試験1及び評価＞実施例1、比較例1及び2のサーミスタについて、抵抗値を測定した。その結果を表1に示す。なお、表1において抵抗値減少率とは、比較例2の抵抗値に対する実施例1及び比較例1の抵抗値の減少率をいう。

40 【0031】

【表1】

	実施例1	比較例1	比較例2
抵抗値(Ω)	30	100	220
抵抗値減少率(%)	13.6	45.5	100

【0032】表1から明らかなように、実施例1のサーミスタは比較例1及び2のサーミスタと比較して、抵抗値が大幅に減少したことが判った。

50 【0033】＜比較例3＞図示しないが以下に示す製造方法により上記実施例1のサーミスタと同形同大に作製されたサーミスタを比較例3とした。先ずセラミックグ

リーンシート上面に導電性ペーストを印刷乾燥し抵抗値調整用電極を形成した後、複数のグリーンシートを積み重ねてシート状の積層体にし、この積層体を焼成して焼結シートを作製した。次いでこの焼結シートの両面にガラスペーストを印刷して焼成することにより絶縁性の結晶化ガラスからなるガラス層を形成した。次に両面がガラス層で被覆された焼結シートを電極の列方向と直交する方向に短冊状に切断した後、この短冊状物の両側の切断面上に上記と同様にガラスペーストを印刷焼成して結晶化ガラスからなるガラス層を形成した。次に上記切断面と垂直な方向にかつ電極の幅方向の中心線に沿ってこの短冊状物を細かく切断してサーミスタ素体を作製した。このサーミスタ素体の切断面を包むようにサーミスタ素体の両端部に導電性ペーストを塗布し、焼成して電極層を形成した。更にこの焼付け電極層を下地電極層としてこの表面にめっき層を形成して焼付け電極層とめっき層からなる端止電極を有するサーミスタを得た。

【0034】<比較試験2及び評価>実施例1及び比較例3のサーミスタを30個ずつ作製し、それぞれの抵抗値のばらつきを比較した。抵抗値のばらつきは標準偏差をs、抵抗値の平均値をAv.としたときに、 $3 \times s / Av.$ で表される抵抗値の変動係数(%)を求め、この変動係数を比較することにより行った。その結果、比較例3の抵抗値の変動係数は6.7%であったのに対し、実施例1の抵抗値の変動係数は1.4%と小さく、実施例1のサーミスタの方が比較例3のサーミスタより抵抗値のばらつきが極めて小さくなることが判った。

### 【0035】

【発明の効果】以上述べたように、本発明によれば、セラミック焼結体よりなる複数の薄板材を絶縁性接着剤により積層接着し、サーミスタ素体の両端面を除くサーミスタ素体表面を絶縁性を有する高分子被膜により被覆したので、サーミスタ素体表面が比較的低温で加熱硬化可能な高分子被膜により被覆されており、サーミスタ素体への熱負荷が小さく、抵抗値及びB定数のサーミスタ特性の変動を小さくすることができる。またサーミスタ素体の表面及び内部に抵抗値調整用電極を有する構造であるため、抵抗値を調整する、即ち抵抗値を容易に減少でき、低抵抗かつ高B定数のサーミスタ特性を有するサーミスタを比較的容易に得ることができる。

【0036】またセラミック焼結体よりなる薄板材の表面に抵抗値調整用電極を形成し、この薄板材を絶縁性接着剤により積層接着して積層体を形成し、この積層体の表面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付積層体を形成し、この被膜付積層体を抵抗値調整用電極の長手方向に直交する方向に短冊状に切り出し、この短冊状物の切断面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付短冊状物を形成し、この被膜付短冊状物を各抵抗値調整用電極の幅方向の中央に沿って切断してサーミスタ素体を形成し、更にサーミス

タ素体の両端面及び複数の抵抗値調整用電極の一端面を含むサーミスタ素体の両端部に端子電極を形成すれば、薄板材の焼結後にこの薄板材に抵抗値調整用電極を形成して積層接着するので、焼成時のグリーンシート又は導電性ペーストの収縮によるばらつき等の影響を受けず、抵抗値調整用電極間の距離が正確となり、抵抗値のばらつきが小さい高精度のサーミスタを得ることができる。

【0037】またサーミスタ素体の表面を被覆する被膜として、比較的高温で焼付ける必要のあったガラス層に代えて、比較的低温で加熱硬化できる絶縁性高分子被膜を用いることにより、サーミスタ素体を高温にさらすことなく被覆できるので、サーミスタ素体への熱負荷が小さく、サーミスタ特性の変動を小さくすることができる。また上記高分子材料は、ガラス材料よりも熱膨張係数が大きいため、被膜形成後に高分子が硬化する温度でサーミスタ素体と高分子被膜との応力関係は、高分子被膜がサーミスタ素体に対して圧縮応力を作用させることになり、従来のガラス層がサーミスタ素体に対して引張応力を作用させる場合と比較して、サーミスタの機械的強度を向上できる。また高分子被膜は緻密性に優れ、強度に関しても高性能であるため、サーミスタ素体を高分子被膜により被覆した状態で切断するときにマイクロクラック等が発生せず、サーミスタの機械的強度の向上を図ることができる。

【0038】更に薄板材の表面に多数の抵抗値調整用電極を形成し、これらの電極が形成された薄板材を絶縁性接着剤により積層接着して積層体を形成した後に、この積層体を抵抗値調整用電極の長手方向に直交する方向に短冊状に切り出し、この短冊状物の表面に絶縁性高分子ペーストを塗布し乾燥し加熱硬化して被膜付短冊状物を形成したので、絶縁性高分子ペーストを塗布し乾燥し加熱硬化する工程が1回で済むので、上記サーミスタの製造方法より、サーミスタの生産性が向上する。

### 【図面の簡単な説明】

【図1】本発明第1実施形態のサーミスタの製造工程を説明する図。

【図2】図1のA-A線断面図。

【図3】図1のB-B線断面図。

【図4】図1のC-C線断面図。

【図5】図1のD-D線断面図。

【図6】図1のE-E線断面図。

【図7】本発明の第2実施形態を示す図6に対応する断面図。

【図8】本発明の第3実施形態を示す図1に対応する、サーミスタの製造工程を説明する図。

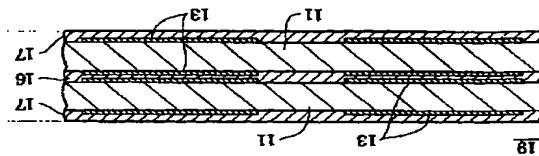
### 【符号の説明】

10, 50, 70 サーミスタ

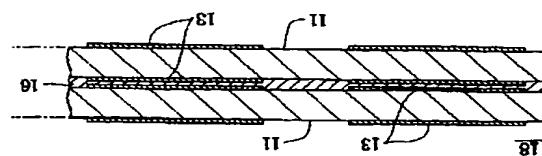
11 薄板材

12 サーミスタ素体

50 13, 53 抵抗値調整用電極

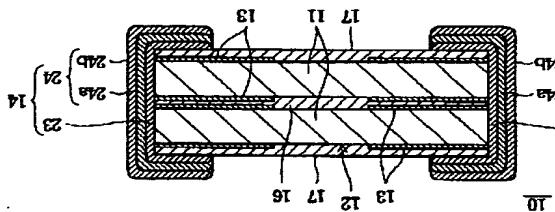


【图4】

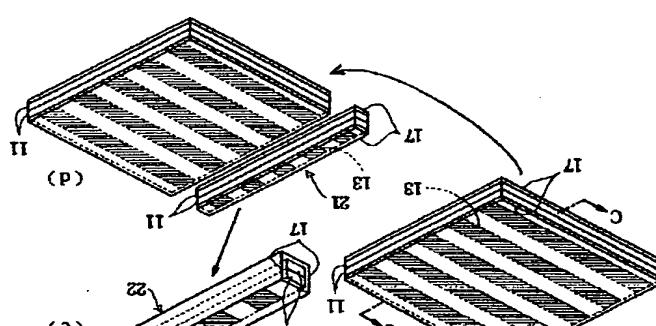


【图3】

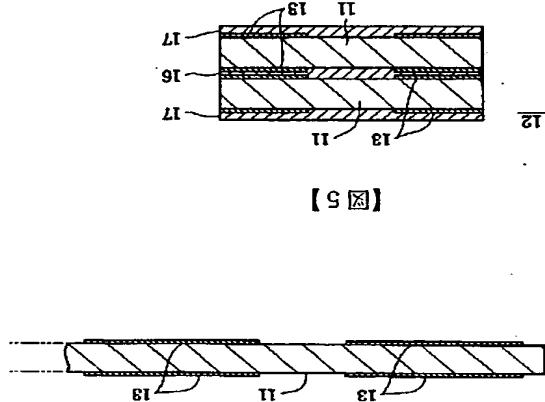
10 ジルコニア  
11 構成性被覆物  
12 電気子部品  
13 電極付導體構造物  
14 電極付導體  
15 電子子部品  
16 電子子部品構造物  
17 電子子部品  
18 電子子部品構造物  
19 電子子部品  
20 リード線  
21 リード線  
22 電子子部品構造物  
23 電子子部品  
24 リード線



【图6】



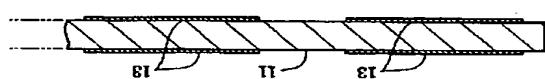
【图1】



【图5】

10 ジルコニア  
11 構成性被覆物  
12 電気子部品  
13 電極付導體構造物  
14 電極付導體  
15 電子子部品  
16 電子子部品構造物  
17 電子子部品  
18 電子子部品構造物  
19 電子子部品  
20 リード線  
21 リード線  
22 電子子部品構造物  
23 電子子部品  
24 リード線

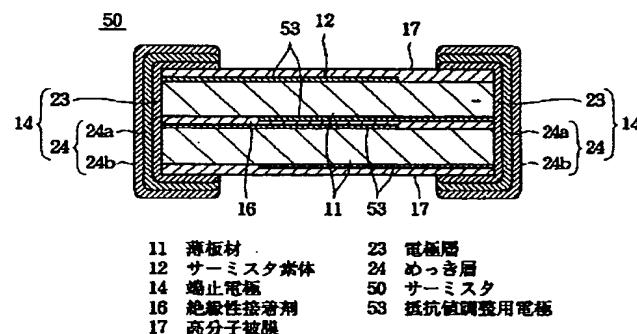
【图2】



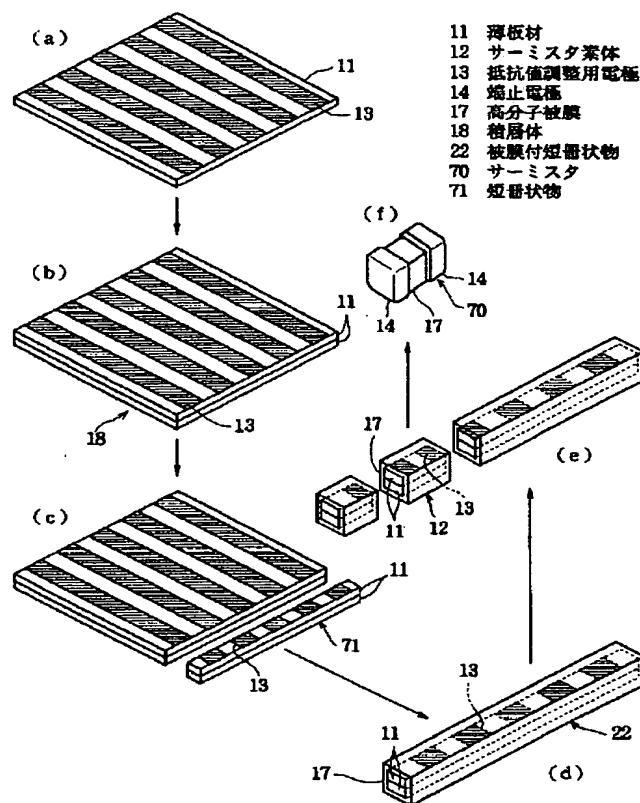
【图4】

14 構成性電極  
15 高分子被膜  
16 電極付導體構造物  
17 電子子部品  
18 電子子部品  
19 電極付導體構造物  
20 リード線  
21, 71 組合せ物  
22 電極付導體構造物  
23 電極  
24 リード線

【図7】



【図8】



フロントページの続き

(51) Int.Cl.<sup>6</sup>H 01 C 17/22  
H 05 K 1/18

識別記号

府内整理番号

F I

H 05 K 1/18  
H 01 C 17/14

技術表示箇所

J